

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

⑬ BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ Offenlegungsschrift  
⑪ DE 3634637 A1

⑥ Int. Cl. 4:  
H03H 19/00  
H 01 G 4/40  
H 01 L 27/04

⑳ Aktenzeichen: P 36 34 637.3  
㉑ Anmeldetag: 10. 10. 86  
㉒ Offenlegungstag: 30. 4. 87

Besondereigentum

DE 3634637 A1

③④ Unionspriorität: ②③ ③①  
29.10.85 IT 22841 A/85

⑦① Anmelder:  
SGS Microelettronica S.p.A., Catania, IT

⑦④ Vertreter:  
Pagenberg, J., Dr.jur., RECHTSANW.; Bardehle, H.,  
Dipl.-Ing., PAT.-ANW.; Frohwitter, B., Dipl.-Ing.,  
RECHTSANW.; Doet, W., Dipl.-Chem. Dr.rer.nat.;  
Athenburg, U., Dipl.-Phys., PAT.-ANW.; Kroher, J.,  
Dr., RECHTSANW.; Geißler, B., Dipl.-Phys.Dr.-jur.,  
PAT.- U. RECHTSANW., 8000 München

⑦② Erfinder:  
La Plaza, Alejandro de, Bergamo, IT

⑤④ Differenziell geschalteter Kondensator-Integrator mit einem einzelnen Integrationskondensator

Ein differenziell geschalteter Integrator des Kondensator-  
typs ist beschrieben, der insbesondere zweckmäßig ist zum  
Aufbauen von geschalteten Kondensatorfiltern für analoge  
Abtastwerte, der einen einzelnen Integrationskondensator  
(oder Feld von Einheitskondensatoren, die parallel geschal-  
tet sind) verwendet an Stelle der beiden unterschiedlichen  
Integrationskondensatoren, die in den bekannten Differenzi-  
alkondensatoren erforderlich sind. Die Anzahl der erforderli-  
chen Kondensatoren wird deswegen vermindert auf ein Halb  
verglichen mit der, die gemäß dem Stand der Technik erfor-  
derlich ist.

DE 3634637 A1

## Patentansprüche

1. Differentiell geschalteter Kondensator-Integrator dadurch gekennzeichnet, daß er zwei Pfade, die mit zwei Eingangsanschlüssen ( $IN^+$ ,  $IN^-$ ) und zwei entsprechenden Ausgangsanschlüssen ( $OUT^+$ ,  $OUT^-$ ) bei einem schwebenden Potential bezüglich des gemeinsamen Masseanschlusses in Verbindung stehen, die im wesentlichen identisch sind und jeweils einen ersten Schalter ( $S_{w1}$ ,  $S_{w2}$ ), der zwischen dem jeweiligen Eingangsanschluß und die erste Platte eines Abtastkondensators ( $C_{d1}$ ,  $C_{d2}$ ) geschaltet ist, einen zweiten Schalter ( $S_{w3}$ ,  $S_{w4}$ ), der zwischen die erste Platte und Masse geschaltet ist, einen dritten Schalter ( $S_{w5}$ ,  $S_{w6}$ ), der zwischen die zweite Platte des Abtastkondensators ( $C_{d1}$ ,  $C_{d2}$ ) und den jeweiligen Ausgangsanschluß ( $OUT^+$ ,  $OUT^-$ ) geschaltet ist, und einen vierten Schalter ( $S_{w7}$ ,  $S_{w8}$ ) aufweisen, der zwischen der zweiten Platte des Abtastkondensators ( $C_{d1}$ ,  $C_{d2}$ ) und einer ersten Platte eines schwebenden Integrationskondensators ( $C_i$ ) geschaltet ist, dessen zweite Platte symmetrisch verbunden ist mit dem Anschluß des entsprechenden vierten Schalters ( $S_{w7}$ ,  $S_{w8}$ ) des anderen Pfades, und zwei verschiedene Einheitsverstärkerpuffer  $A1$ ,  $A2$ , deren Eingangsanschlüsse jeweils mit den Platten des Integrationskondensators ( $C_i$ ) verbunden sind, aufweist, wobei der Differentialintegrator weiterhin Taktspannungserzeugungseinrichtungen zum Synchronisieren des Öffnens und des Schließens der Schalter ( $S_{w1}$ — $S_{w8}$ ) entsprechend einer gewünschten Folge aufweist.
2. Differentialintegrator nach Anspruch 1, dadurch gekennzeichnet, daß er gänzlich aus Halbleiterbauelementen zusammengesetzt ist und er als monolithisch integrierte Schaltung gebildet ist.
3. Differentialintegrator nach Anspruch 2, dadurch gekennzeichnet, daß die Halbleiterbauelemente Bauelemente des MOS-Typs sind.
4. Differentialintegrator nach Anspruch 1, dadurch gekennzeichnet, daß die Schalter ( $S_{w1}$ — $S_{w8}$ ) durch einen MOS-Transistor gebildet sind, der ein Gate hat, das als Steueranschluß arbeitet, und die beiden funktionellen Anschlüsse des Schalters dargestellt werden durch Source und Drain dieses Transistors.
5. Differentialintegrator nach Anspruch 4, dadurch gekennzeichnet, daß die Takteinrichtung mindestens zwei nicht-überlappende Taktspannungssignalgeneratoren ( $V_{cl1}$ ,  $V_{cl2}$ ) aufweisen und das Signal, das durch einen der Generatoren erzeugt wird, an das Gate der MOS-Transistoren, die den ersten und dritten Schalter ( $S_{w1}$ — $S_{w4}$ ) bilden, angelegt wird, und worin das Signal, das durch den anderen der Generatoren erzeugt wird, an das Gate der MOS-Transistoren, die den zweiten und vierten Schalter ( $S_{w5}$ — $S_{w8}$ ) bilden, angelegt wird.

## Beschreibung

Die vorliegende Erfindung betrifft allgemein geschaltete Kondensatorfilter für Abtastwerte und insbesondere einen verbesserten vollständig differentiell geschalteten Kondensator-Integrator, der weniger Kapazität und eine kleinere Anzahl von Kondensatoren für monolithische Systeme und Untersysteme verwendet, der auf einem einzelnen Chip aus Halbleitermaterial verwirklicht ist gemäß z. B. einer der modernen MOS (Metall-Oxid-Semiconductor)-Technologien.

Der geschaltete Kondensator-Integrator stellt den Basisschaltungsblock dar, der zum Aufbau von geschalteten Kondensator-Filtern für Abtastwerte verwendet wird.

- 5 Vollständig differentiell geschaltete Kondensator-Integratoren weisen im allgemeinen einen Eingangspfad auf, der zwei Abtastkondensatoren, einen vollständigen Differentialverstärker, zwei Integrationskondensatoren und acht Schalter aufweist. Ein typisches Beispiel eines differentiell geschalteten Kondensator-Integrators, der entsprechend der bekannten Technik ausgeführt ist, ist in Fig. 1 erläutert, worin die Abtastkondensatoren jeweils  $C_{d1}$  und  $C_{d2}$  sind, die jeweils eine Kapazität von  $C_d$  haben.

15 Während einer gewissen Zeitperiode, die Phase-1 genannt werden kann, zwingt der Taktgenerator  $V_{cl1}$  die Schalter  $S_{w1}$ ,  $S_{w2}$ ,  $S_{w3}$  und  $S_{w4}$  in die Betriebsweise mit niedrigem Widerstand. Gleichzeitig zwingt der Taktgenerator  $V_{cl2}$  die Schalter  $S_{w5}$ ,  $S_{w6}$ ,  $S_{w7}$  und  $S_{w8}$  in die Betriebsweise mit hohem Widerstand. Während solch einer Zeitperiode oder Phase-1 laden sich die Abtastkondensatoren auf die Eingangsspannung auf und erreichen eine elektrische Ladung, die gleich ist zu:

$$25 \quad 1/2 \cdot V_i \cdot C_d$$

30 Während der nachfolgenden Zeitperiode, die Phase-2 genannt wird, zwingt der Taktgenerator  $V_{cl1}$  die Schalter  $S_{w1}$ ,  $S_{w2}$ ,  $S_{w3}$  und  $S_{w4}$  in die Betriebsweise mit hohem Widerstand, und der Taktgenerator  $V_{cl2}$  zwingt die Schalter  $S_{w5}$ ,  $S_{w6}$ ,  $S_{w7}$  und  $S_{w8}$  in die Betriebsweise mit niedrigem Widerstand. Der Differentialverstärker bestimmt die Ladungsübertragung von dem Abtastkondensator in den Integrationskondensator  $C_i$ , der eine Kapazität  $C_i$  hat.

Unter der Annahme, daß die Ladungsübertragung vollständig ist, ist ein Ausdruck der z-Transformierten, der eine solche Funktion darstellt, der folgende:

$$40 \quad V_0 = V_0 \cdot z^{-1} + V_{in} \cdot z^{-1} \cdot \frac{C_d}{C_i}$$

50 Dieser Ausdruck ist typisch für einen Abtastwert-Integrator, der eine Zeitkonstante hat, die gegeben ist durch  $T \cdot (C_d/C_i)$ , worin  $T$  das Zeitintervall ist, das gleich der Summe der Zeitperioden ist, die jeweils Phase-1 und Phase-2 entsprechen.

Die Zuflucht zu Differentialsignalverarbeitung vermindert möglicherweise Rauschen, das sich von Energieversorgungsleitungen einkuppelt und vergrößert den dynamischen Bereich. Aus Gründen der Fabrikationstechnologie wird der Integrationskondensator, der immer einige Male größer ist als der Abtastkondensator, in der Praxis gebildet durch Parallelschalten von Kondensatoren eines Einheitswertes, der gleich  $C_u$  ist. Die Anzahl  $n$  der parallel geschalteten Kondensatoren ist gleich der größten Zahl, die kleiner ist als  $C/C_u$ . Ein zusätzlicher Kondensator der Kapazität gleich:  $C - n \cdot C_u$  ist ebenfalls parallel geschaltet. Diese Zusammenschaltung von Kondensatoren ist bekannt als Kondensatorfeld. In Anordnungen des Standes der Technik sind zwei Felder von Einheitswertkondensatoren erforderlich, um einen Differentialintegrator zu bilden.

65 Auf der anderen Seite würde es in der Mehrzahl der Fälle viel bequemer und technologisch viel einfacher sein, einen differentiell geschalteten Kondensator-Integrator machen zu können, der lediglich ein einzelnes Kondensatorfeld erfordert, das von kleinerer Gesamt-

kapazität ist.

Es ist deswegen eine Aufgabe der vorliegenden Erfindung einen geschalteten Kondensator-Integrator für Abtastwerte anzugeben, der lediglich ein Integrationskondensatorfeld verwendet.

Eine weitere Aufgabe der vorliegenden Erfindung ist es einen differentiell geschalteten Kondensator-Integrator für Abtastwerte anzugeben, der lediglich einen Integrationskondensator verwendet, wobei unterdessen eine Gesamtkapazität kleiner als die, die normalerweise gemäß dem Stand der Technik erforderlich ist, erforderlich ist.

Diese und andere Ziele und Vorteile der Erfindung werden erhalten durch Vorsehen eines schwebenden (floating) Integrationskondensators, der in Verbindung mit zwei Abtastkondensatoren und zwei Verstärkern arbeitet, die als Einheitsverstärkungspuffer geschaltet sind. Jeder Abtastkondensator ist anfangs auf eine Spannung aufgeladen, die gleich der Differenz zwischen der Eingangsspannung und der Spannung über dem Integrationskondensator ist. Im folgenden Schritt werden die beiden Abtastkondensatoren in Reihe geschaltet und ihre Kombination wird parallel zu dem schwebenden Integrationskondensator geschaltet. Die Spannung über dem Integrationskondensator nach der nachfolgenden Ladungsverteilung entspricht dem Wert, der in einem Abtastwert-Integrator erforderlich ist.

Weitere Vorteile, Merkmale und Anwendungsmöglichkeiten der vorliegenden Erfindung ergeben sich aus den Unteransprüchen und aus der nachfolgenden detaillierten Beschreibung einer bevorzugten Ausführungsform unter Bezugnahme auf Fig. 2, die das Schaltbild eines differentiell geschalteten Kondensator-Integrators erläutert, der in Übereinstimmung mit der vorliegenden Erfindung ausgeführt ist.

Damit darf nicht beabsichtigt sein, die Erfindung auf diese bevorzugte Ausführungsform zu beschränken. Tatsächlich können verschiedene Modifikationen der Ausführungsform, die in folgenden beschrieben wird, durch den Fachmann ausgeführt werden, ohne den Bereich der Erfindung, die hier beansprucht wird, zu verlassen.

Ein differentiell geschalteter Kondensator-Integrator für Abtastwerte gemäß der vorliegenden Erfindung ist in Fig. 2 erläutert. Er weist einen Integrationskondensator  $C_i$  einer Kapazität  $C - C_1$  auf, der eine Platte mit dem Eingang eines ersten Einheitsverstärkungspuffers A1 verbunden hat und eine zweite Platte mit dem Eingang eines zweiten Einheitsverstärkungspuffers A2 verbunden hat. Ein Einheitsverstärkungspuffer (Verstärker) ist eine Schaltungsblok, der in der Technik bekannt ist, daß er einen Eingangsknoten mit sehr hoher Eingangsimpedanz hat und einen Ausgangsknoten, der eine Leerlaufspannung hat, die im wesentlichen gleich der Spannung ist, die am Eingangsknoten vorhanden ist, und eine sehr niedrige Ausgangsimpedanz. Der Ausgang von A1 ist verbunden mit dem ersten Ausgangsanschluß  $OUT^+$ , während der Ausgang von A2 verbunden ist mit dem zweiten Ausgangsanschluß  $OUT^-$ . Die Abtastkondensatoren sind jeweils  $C_1$  und  $C_2$  und beide haben eine Kapazität  $C$ . Der Schalter  $S_{w1}$ , der durch den Taktgenerator  $V_{c11}$  gesteuert wird, verbindet die erste Platte von  $C_1$  mit dem Ausgangsanschluß  $OUT^+$ . Der Schalter  $S_{w2}$ , der durch den Taktgenerator  $V_{c11}$  gesteuert wird, verbindet die erste Platte des Kondensators  $C_2$  mit dem Ausgangsanschluß  $OUT^-$ . Der Schalter  $S_{w3}$ , der durch den Taktgenerator  $V_{c11}$  gesteuert wird, verbindet die zweite Platte von  $C_1$  mit dem Eingangs-

anschluß  $IN^+$ .

Der Schalter  $S_{w4}$ , der durch den Taktgenerator  $V_{c11}$  gesteuert wird, verbindet die zweite Platte des Kondensators  $C_2$  mit dem Eingangsanschluß  $IN^-$ .

Der Schalter  $S_{w5}$ , der durch den Taktgenerator  $V_{c12}$  gesteuert wird, verbindet die erste Platte des Kondensators  $C_1$  mit der ersten Platte des Integrationskondensators  $C_i$ . Der Schalter  $S_{w6}$ , der durch den Taktgenerator  $V_{c12}$  gesteuert wird, verbindet die erste Platte des Kondensators  $C_2$  mit der zweiten Platte des Integrationskondensators  $C_i$ . Der Schalter  $S_{w7}$ , der durch den Taktgenerator  $V_{c12}$  gesteuert wird, verbindet die zweite Platte des Kondensators  $C_1$  mit dem gemeinsamen Masseanschluß. Der Schalter  $S_{w8}$ , der durch den Taktgenerator  $V_{c12}$  gesteuert wird, verbindet die zweite Platte des Kondensators  $C_2$  mit dem gemeinsamen Masseanschluß. Die Taktspannungsgeneratoren  $V_{c11}$  und  $V_{c12}$  erzeugen Steuerspannungen, die zwei verschiedene Zustände oder Spannungspegel aufweisen.

Wenn die Steuerspannung, die durch die Generatoren erzeugt wird, in den hohen Zustand oder hohen Pegel ist, sind alle Schalter, die einer solchen Steuerspannung unterworfen sind, in ihre Betriebsweise mit niedrigem Widerstand gezwungen. Umgekehrt, wenn die Steuerspannung einen niedrigen Zustand oder Pegel annimmt, werden alle zugeordneten Schalter in ihre Betriebsweise mit hohem Widerstand gezwungen.

Die Taktspannungsgeneratoren ändern ihren Zustand zwischen dem hohen und dem niedrigen Zustand in einer besonderen Folge, gemäß der die Spannung der beiden Taktgeneratoren niemals gleichzeitig in dem hohen Zustand sind. D. h., daß die Taktgeneratoren nicht überlappend sind. Gemäß der bevorzugten Ausführungsform der vorliegenden Erfindung weisen die Schalter ein oder mehrere MOS-Transistoren auf, wobei die Gates als Steuerelektroden verwendet werden und die Sources und Drains als gesteuerter Verbindungsknoten verwendet werden.

Wie man leicht aus Fig. 2 entnehmen kann, sind die Anfangsbedingungen für die Analyse der Betriebsweise der Schaltung folgende:

- der Integrationskondensator  $C_i$  ist mit einer Spannung  $V_0$  geladen und hat eine elektrische Ladung gleich  $V_0 \cdot (C - C_1)$ ,
- der Taktspannungsgenerator  $V_{c11}$  ist in dem hohen Zustand,
- der Taktspannungsgenerator  $V_{c12}$  ist in dem niedrigen Zustand.

Deswegen zwingt der Taktspannungsgenerator  $V_{c11}$  die Schalter  $S_{w1}$ ,  $S_{w2}$ ,  $S_{w3}$  und  $S_{w4}$  in ihre Bedingung der Betriebsweise mit niedrigem Widerstand, während der Taktspannungsgenerator  $V_{c12}$  die Schalter  $S_{w5}$ ,  $S_{w6}$ ,  $S_{w7}$  und  $S_{w8}$  in ihre Bedingung der Betriebsweise mit hohem Widerstand zwingt. Folglich lädt sich jeder Abtastkondensator, d. h.  $C_1$  und  $C_2$ , auf eine Spannung auf, die gleich ist zu der Hälfte der Differenz zwischen der Eingangsspannung  $V_{in}$  und der Ausgangsspannung  $V_0$  wobei sie eine elektrische Ladung speichern, die gleich ist zu:

$$1/2 \cdot (V_0 - V_{in}) \cdot C_1$$

In der folgenden Zeitperiode (Phase-2) ist der Taktspannungsgenerator  $V_{c11}$  in dem niedrigen Zustand und der Taktspannungsgenerator  $V_{c12}$  ist in dem hohen Zustand, wobei er  $S_{w5}$ ,  $S_{w6}$ ,  $S_{w7}$  und  $S_{w8}$  in die Betriebsweise mit niedrigem Widerstand zwingt, und die Schalter  $S_{w1}$ ,  $S_{w2}$ ,  $S_{w3}$  und  $S_{w4}$  in die Betriebsweise mit hohem Widerstand. Die elektrische Ladung verteilt sich selbst zurück

entsprechend der neuen Anordnung, die durch die genannten Schalter in ihren jeweiligen Bedingungen der Betriebsweise mit niedrigem und hohem Widerstand gebildet wird. Der Ausdruck der z-Transformierten für die elektrischen Ladungen führt zu folgendem:

$$C \cdot V_0 = V_0 \cdot z^{-1} \cdot (C - C_s) + (V_0 - V_h) \cdot z^{-1} \cdot C_s$$

Während der Ausdruck für die Ausgangsspannung zu folgendem führt:

$$V_0 = V_0 \cdot z^{-1} - V_h \cdot z^{-1} + \frac{C_s}{C},$$

die der Funktion eines Abtastwert-Integrators entspricht, der eine Zeitkonstante gleich zu  $T \cdot C/C$  hat, worin  $T$  die Summe der Zeitperioden ist in denen  $V_{a1}$  in dem hohen Zustand ist,  $V_{a2}$  in dem hohen Zustand und beide Generatoren  $V_{a1}$  und  $V_{a2}$  in dem niedrigen Zustand sind. Die Schaltung verwendet nur einen Integrationskondensator  $C_i$  der Kapazität  $C - C_s$  und die Gesamtkapazität führt zu  $C + C_s$ .

Von der obigen Beschreibung der vorliegenden Erfindung kann leicht verifiziert werden, daß die Ziele wirksam erreicht werden. Insbesondere verwendet der differentiell geschaltete Kondensator-Integrator für Abtastwerte der Erfindung einen einzelnen Integrationskondensator und die Gesamtkapazität ist ein halb der Gesamtkapazität, die gemäß den Verfahren des Standes der Technik erforderlich sind.

3634637

Nummer:  
Int. Cl. 4:  
Anmeldetag:  
Offenlegungstag:

36 34 637  
H 03 H 19/00  
10. Oktober 1986  
30. April 1987

Fig. 1



